ADM32F036A7QN128Q 型

数字信号处理器

简介

编号: JXDZ3.590.032SJJJ



湖南进芯电子科技有限公司

2025年10月

V1.1



目 次

1 产品特性	1
2.系统框图	2
3.引脚排布图	3
4.引脚功能描述表	4
5.芯片概述	9
6.封装尺寸	10



1产品特性

• 单源供电

- 5.5~40V
- 集成 LDO (内核 1.2V, IO 5V, 模拟 3.0V)
- 集成 POR、BOR 电路
- 集成电荷泵电路

・双高性能 32 位定点 DSP 内核

- 主频最高 100MHz
- 16×16、32×32 MAC 操作
- 16×16 双 MAC 操作
- 哈佛(Harvard)总线结构
- 快速中断响应和处理

・双可编程控制律加速单元(CLA)

- 32 位浮点加速运算器
- 加速代码与 CPU 代码并行执行

· 片内存储器资源

- 2 x (18K x 16 位) SARAM
- 2 x (64K x 16 位) Flash
- 2 x (8K x 16 位) BootROM

· 128 位安全密匙

• ADC

- 12 位 SAR, 转换速率 4MSPS
- 2 x 15 通道, 带 2 个温度传感器通道
- 输入范围 0~3V, 内部基准

• 运算放大器

- 2 x 1 个 OP, 可用于母线电流检测放大
- 2 x 3 个 PGA, 可用于相电流检测放大

• 2 个集成三相高、低侧半桥驱动电路

- 2 x 6 路 NMOSPre-Driver
- 高侧 VCP 供电, 无需额外自举电路
- 低侧 VGL 供电,驱动电压稳定
- 带 GDF、VDS、OTP 故障保护

・电压比较器

- 2 x 3 个电压比较器
- 外部或内置 8bitDAC 电压参考,
- 输出关联 TZ, 支持逐周期封波保护

• 增强型控制外设

- 2 x 3 个 32 位定时/计数器
- 2 x 5 个 16 位定时/计数器
- 19 路 PWM 输出(内部 12 路控制 2x6NMOS)
- 2 x 2 个捕获单元(HRCAP1)

中断

- 最多 2 x 42 个由 PIE 设置的中断

• 串行通讯外设

- 2 x 1 通道 SPI
- 2 x 1 涌道 IIC
- 2x1 通道 CAN/CANFD
- 2 x 1 个 LIN/SCI 控制器
- 2 x 1 个 LIN 收发器, 支持休眠和远程唤醒

· 10

- 17+14 个通用 IO

时钟

- 2 个 10M 片内振荡器
- 石英晶体振荡器/外部输入模式
- PLL 倍频系数 1x~12x

・支持 WDT

• 支持 JTAG 在线仿真

- 分析和断点功能
- 基于硬件的实时调试
- ・QFN128 12.3X12.3 封装
- 温度范围 -40℃~+125℃
- **通过 AEC-Q100 认证** 功能安全等级 **ASIL** B



2.系统框图

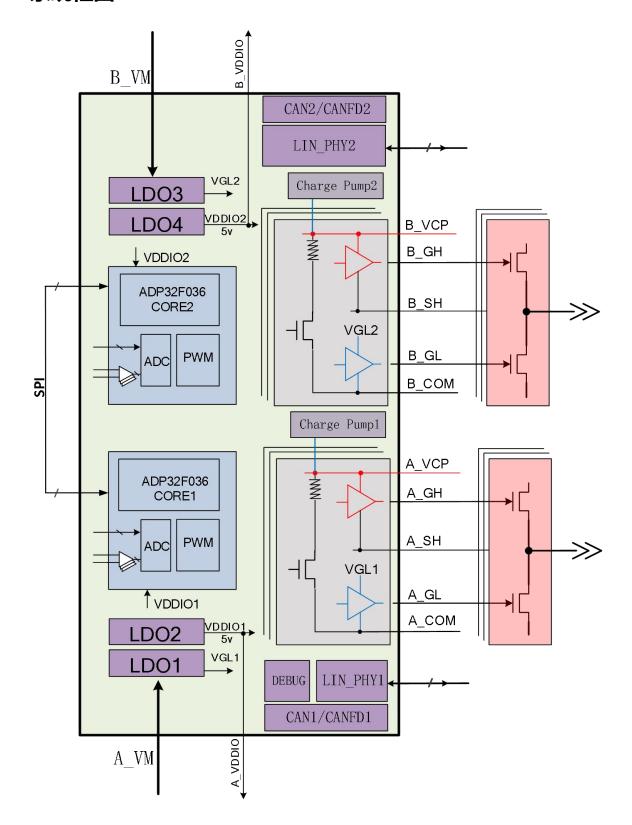


图 1 ADM32F036A7QN128Q 系统框图



3.引脚排布图

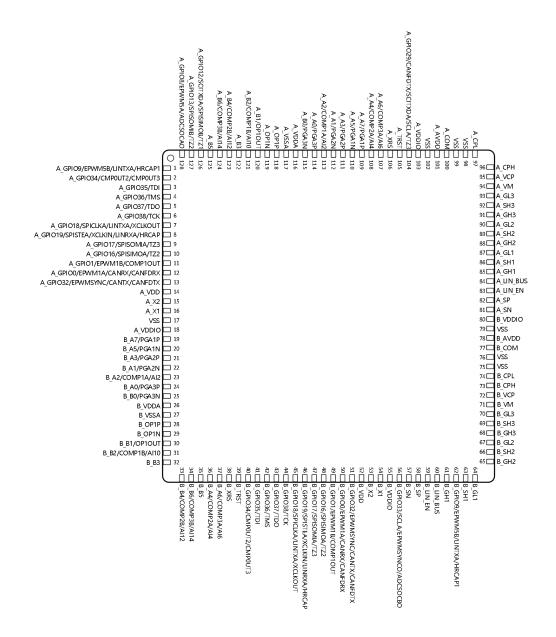


图 2 引脚图 (顶视图)



4.引脚功能描述表

管脚	名称	类型	功能说明	
1	A_GPIO9/EPWM5B/LINTXA/HRCAP1	数字 IO	通用 IO9/PWM5B 输出/LIN-A 发送/高精度 CAP1	
2	A_GPIO34/CMP0UT2/CMP0UT3	数字 IO	通用 IO34 /比较器 2 输出/比较器 3 输出	
3	A_GPIO35/TDI	数字 IO	通用IO35/JTAG数据输入	
4	A_GPIO36/TMS	数字 IO	通用IO36/JTAG模式选择	
5	A_GPIO37/TDO	数字 IO	通用IO37/JTAG数据输出	
6	A_GPIO38/TCK	数字 IO	通用 IO38/JTAG 时钟输入/外部时钟输入	
7	A_GPIO18/SPICLKA/LINTXA/XCLKOUT	数字 IO	通用 IO18 /SPI-A 时钟/LIN-A 发送/时钟输出	
		***	通用 IO19/ SPI-A 从发送使能 /外部时钟输入/	
8	A_GPIO19/SPISTEA/XCLKIN/LINRXA/HRCAP	数字 IO	LIN-A 接收 /ECAP1/HRCAP1	
9	A_GPIO17/SPISOMIA/TZ3	数字 IO	通用 IO17/SPI SOMI/TZ3 保护输入	
10	A_GPIO16/SPISIMOA/TZ2	数字 IO	通用 IO16/SPI SIMO/TZ2 保护输入	
11	A_GPIO1/EPWM1B/COMP1OUT	数字 IO	通用 IO1 /PWM1B 输出/比较器 1 输出	
12	A_GPIO0/EPWM1A/CANRX/CANFDRX	数字 IO	通用 IO0 /PWM1A 、HRPWM 输出/CAN 接收/	
12		<u> </u>	CANFDRX 接收	
13	A_GPIO32/EPWMSYNC/CANTX/CANFDTX	数字 IO	通用 IO32/IIC-A 数据/PWM 外部同步脉冲输入/ADC	
			启动转换 A /CAN 发送/CANFDTX 发送	
14	A_VDD	电源	内核电源 1.2V, 外接去耦电容 (禁止外接电源)	
15	A_X2	模拟输出	晶体振荡器输出	
16	A_X1	模拟输入	晶体振荡器输入	
17	VSS	地	模拟/数字地	
18	A_VDDIO	电源	IO 及内部 LDO 电源 5V, 外接去耦电容 (禁止外接电源)	
19	B_A7/PGA1P	模拟输入	ADC 通道输入 A7/PGA1 输入正端	
20	B_A5/PGA1N	模拟输入	ADC 通道输入 A5/PGA1 输入负端	
21	B_A3/PGA2P	模拟输入	ADC 通道输入 A3/PGA2 输入正端	
22	B_A1/PGA2N	模拟输入	ADC 通道输入 A1/PGA2 输入负端	
23	B_A2/COMP1A/AI2	模拟输入	ADC 通道输入 A2/比较器输入 1A /数字输入 Al2 (0~3V)	
24	B_A0/PGA3P	模拟输入	ADC 通道输入 A0 /PGA3 输入正端	
25	B_B0/PGA3N	模拟输入	ADC 通道输入 B0 /PGA3 输入负端	
26	B_VDDA	电源	模拟电源 3V, 外接去耦电容 (禁止外接电源)	
27	B_VSSA	电源	模拟地及参考地(禁止共用外部电流回路)	
28	B_OP1P	模拟输入	OPA1 输入正端	
29	B_OP1N	模拟输入	OPA1 输入负端	
20	P P1/OP1OUT	模拟输入	ADC 通道输入 B1	
30	B_B1/OP1OUT	模拟输出	OPA1 输出	



管脚	名称	类型	功能说明	
		模拟输入	ADC 通道输入 B2	
31	B_B2/COMP1B/AI10	模拟输出	比较器 1B 输入端	
		数字输入	数字输入 AI10 (0~3V)	
32	B_B3	模拟输入	ADC 通道输入 B3	
	B_B4/COMP2B/AI12	模拟输入	ADC 通道输入 B4	
33		模拟输入	比较器 2B 输入端	
		数字输入	数字输入 Al12 (0~3V)	
	B_B6/COMP3B/AI14	模拟输入	ADC 通道输入 B6	
34		模拟输入	比较器 3B 输入端	
		数字输入	数字输入 Al14 (0~3V)	
35	B_B5	模拟输入	ADC 通道输入 B5	
36	B A4/COMP2A/AI4	模拟输入	ADC 通道输入 A4/比较器输入 2A/	
30	B_A4/COMF2A/AI4	1天1外刊/八	数字输入 AI4 (0~3V)	
37	B_A6/COMP3A/AI6	模拟输入	ADC 通道輸入 A6/比较器輸入 3A/	
			数字输入 AI6 (0~3V)	
38	B_XRS	数字 IO	复位	
39	B_TRST	数字 IO	JTAG 复位	
40	B_GPIO34/CMP0UT2/CMP0UT3	数字 IO	通用 IO34 /比较器 2 输出/比较器 3 输出	
41	B_GPIO35/TDI	数字 IO	通用 IO35/JTAG 数据输入	
42	B_GPIO36/TMS	数字 IO	通用 IO36/JTAG 模式选择	
43	B_GPIO37/TDO	数字 IO	通用 IO37/JTAG 数据输出	
44	B_GPIO38/TCK	数字 IO	通用 IO38/JTAG 时钟输入/外部时钟输入	
45	B_GPIO18/SPICLKA/LINTXA/XCLKOUT	数字 IO	通用 IO18 /SPI-A 时钟/LIN-A 发送/时钟输出	
46	B GPIO19/SPISTEA/XCLKIN/LINRXA/HRCAP	数字 IO	通用 IO19/ SPI-A 从发送使能 /外部时钟输入/	
-10	b_drie 13/31 1312/ y/certify Environ y Fine/ ii	X,5-10	LIN-A 接收 /ECAP1/HRCAP1	
47	B_GPIO17/SPISOMIA/TZ3	数字 IO	通用 IO17/SPI SOMI/TZ3 保护输入	
48	B_GPIO16/SPISIMOA/TZ2	数字 IO	通用 IO16/SPI SIMO/TZ2 保护输入	
49	R GDIO1/FDWM1R/COMP1OLIT		通用 IO1 /PWM1B 输出/	
43	B_GPIO1/EPWM1B/COMP1OUT	数字 IO 	比较器 1 输出	
50	B GPIO0/EPWM1A/CANRX/CANFDRX		通用 IO0 /PWM1A、HRPWM 输出/	
30	b_gPiO0/ePWWiTA/CAINRA/CAINFDRA	数字 IO	CAN 接收/ CANFDRX 接收	
51	B_GPIO32/EPWMSYNC/CANTX/CANFDTX	数字Ⅰ○	通用 IO32/IIC-A 数据/PWM 外部同步脉冲输入/ADC	
		数字 IO 	启动转换 A /CAN 发送/CANFDTX 发送	
52	B_VDD	电源	内核电源 1.2V, 外接去耦电容 (禁止外接电源)	
53	B_X2	模拟输出	晶体振荡器输出	
54	B_X1	模拟输入	晶体振荡器输入	
55	B_VDDIO	电源	IO 及内部 LDO 电源 5V, 外接去耦电容 (禁止外接电源)	
56	B_GPIO33/SCLA/EPWMSYNCO/ADCSOCBO	数字 IO	通用 IO33/I2C 时钟开漏双向端口/增强型 PWM 外部同	



管脚		类型	功能说明	
			步脉冲输入/ADC 转换开始 B	
57	B_SN	模拟输入	OPA 负输入端,连接到采样电阻	
58	B_SP	模拟输入	OPA 正输入端,连接到采样电阻	
59	B_LIN_EN	数字输入	LIN 收发器使能	
60	B_LIN_BUS	I/O 总线	LIN 总线输入输出端	
61	B_GH1	输出	高臂桥 FET1 的栅端	
62	GPIO9/EPWM5B/LINTXA/HRCAP1	数字IO	通用 IO9/PWM5B 输出/LIN-A 发送/高精度 CAP1	
63	B_SH1	输出	高臂桥 FET1 的源极与低臂桥 FET1 的漏极连接端	
64	B_GL1	输出	低臂桥 FET1 的栅端	
65	B_GH2	输出	高臂桥 FET2 的栅端	
66	B_SH2	输出	高臂桥 FET2 的源极与低臂桥 FET2 的漏极连接端	
67	B_GL2	输出	低臂桥 FET2 的栅端	
68	B_GH3	输出	高臂桥 FET3 的栅端	
69	B_SH3	输出	高臂桥 FET3 的源极与低臂桥 FET3 的漏极连接端	
70	B_GL3	输出	低臂桥 FET3 的栅端	
71	B_VM	电源	芯片电源输入 5.5~40V 电压	
72	B_VCP	电源	电荷泵输出	
73	В_СРН	电源	增压泵开关节点。在 CPH 和 CPL 引脚之间连接一个额定值	
/3	В_СРП		为电源电压 (VM) 的 0.1μF 的电容。	
74	B CPL	电源	增压泵开关节点。在 CPH 和 CPL 引脚之间连接一个额定值	
		114	为电源电压 (VM) 的 0.1μF 的电容。	
75	VSS	地	模拟/数字地	
76	VSS	地	模拟/数字地	
77	B_COM	地	低臂桥驱动及电荷泵公共端,功率地	
78	B_AVDD	电源	内部模拟电源,外接 1uf 电容 (禁止外接电源)	
79	VSS	地	模拟/数字地	
80	B_VDDIO	电源	IO 及内部 LDO 电源 5V, 外接去耦电容 (禁止外接电源)	
81	A_SN	模拟输入	OPA 负输入端,连接到采样电阻	
82	A_SP	模拟输入	OPA 正输入端,连接到采样电阻	
83	A_LIN_EN	数字输入	LIN 收发器使能	
84	A_LIN_BUS	I/O 总线	LIN 总线输入输出端	
85	A_GH1	输出	高臂桥 FET1 的栅端	
86	A_SH1	输出	高臂桥 FET1 的源极与低臂桥 FET1 的漏极连接端	
87	A_GL1	输出	低臂桥 FET1 的栅端	
88	A_GH2	输出	高臂桥 FET2 的栅端	
89	A_SH2	输出	高臂桥 FET2 的源极与低臂桥 FET2 的漏极连接端	
90	A_GL2	輸出	低臂桥 FET2 的栅端	



管脚		类型	功能说明	
91	A_GH3	输出	高臂桥 FET3 的栅端	
92	A_SH3	输出	高臂桥 FET3 的源极与低臂桥 FET3 的漏极连接端	
93	A_GL3	输出	低臂桥 FET3 的栅端	
94	A_VM	电源	芯片电源输入 5.5~40V 电压	
95	A_VCP	电源	电荷泵输出	
96	A_CPH	电源	增压泵开关节点。在 CPH 和 CPL 引脚之间连接一个额定值为电源电压 (VM)的 0.1μF 的电容。	
97	A_CPL	电源	增压泵开关节点。在 CPH 和 CPL 引脚之间连接一个额定值为电源电压 (VM)的 0.1μF 的电容。	
98	VSS	地	模拟/数字地	
99	VSS	地	模拟/数字地	
100	A_COM	地	低臂桥驱动及电荷泵公共端,功率地	
101	A_AVDD	电源	内部模拟电源,外接 1uf 电容 (禁止外接电源)	
102	VSS	地	模拟/数字地	
103	A_VDDIO	电源	IO 及内部 LDO 电源 5V, 外接去耦电容 (禁止外接电源)	
104	GPIO29/CANFDTX/SCITXDA/SCLA/TZ3	数字IO	通用 IO29/CANFD 发送/SCI-A 发送/IIC-A 时钟/TZ3 保护输入	
105	A_TRST	数字 IO	JTAG 复位	
106	A_XRS	数字 IO	复位	
107	A_A6/COMP3A/AI6	模拟输入	ADC 通道输入 A6/比较器输入3A/数字输入 AI6(0~3V)	
108	A_A4/COMP2A/AI4	模拟输入	ADC 通道输入 A4/比较器输入 2A/数字输入 AI4(0~3V)	
109	A_A7/PGA1P	模拟输入	ADC 通道输入 A7/PGA1 输入正端	
110	A_A5/PGA1N	模拟输入	ADC 通道输入 A5/PGA1 输入负端	
111	A_A3/PGA2P	模拟输入	ADC 通道输入 A3/PGA2 输入正端	
112	A_A1/PGA2N	模拟输入	ADC 通道输入 A1/PGA2 输入负端	
113	A_A2/COMP1A/AI2	模拟输入	ADC 通道输入 A2/比较器输入 1A /数字输入 Al2 (0~3V)	
114	A_A0/PGA3P	模拟输入	ADC 通道输入 A0 /PGA3 输入正端	
115	A_B0/PGA3N	模拟输入	ADC 通道输入 BO /PGA3 输入负端	
116	A_VDDA	电源	模拟电源 3V, 外接去耦电容 (禁止外接电源)	
117	A_VSSA	电源	模拟地及参考地(禁止共用外部电流回路)	
118	A_OP1P	模拟输入	OPA1 输入正端	
119	A_OP1N	模拟输入	OPA1 输入负端	
120	A_B1/OP1OUT	模拟输入	ADC 通道输入 B1	
120		模拟输出	OPA1 输出	
		模拟输入	ADC 通道输入 B2	
121	A_B2/COMP1B/AI10	模拟输出	比较器 1B 输入端	
		数字输入	数字输入 AI10 (0~3V)	



管脚	名称	类型	功能说明
122	A_B3	模拟输入	ADC 通道输入 B3
	A_B4/COMP2B/Al12	模拟输入	ADC 通道输入 B4
123		模拟输入	比较器 2B 输入端
		数字输入	数字输入 Al12 (0~3V)
	A_B6/COMP3B/Al14	模拟输入	ADC 通道输入 B6
124		模拟输入	比较器 3B 输入端
		数字输入	数字输入 Al14(0~3V)
125	A_B5	模拟输入	ADC 通道输入 B5
126	A GPIO12/SCITXDA/SPISIMOB/TZ1	数字 IO	通用 IO12/SCI-A 发送/SPI-B 从机输人、主机输出/TZ1 保
120	A_G11012/3C11XDA/311311010B/121	数子 IO	护输入
127	A_GPIO13/SPISOMIB/TZ2	数字 IO	通用 IO13/SPI-B 从机输出、主机输入/TZ2 保护输入
120	A GDIOS/EDWIMSA/ADCSOCAO	**= 10	通用IO8/PWM5A输出,可配置为高精度(HRPWM)/ADC
128	A_GPIO8/EPWM5A/ADCSOCAO	数字 IO 	启动转换 A



5.芯片概述

ADM32F036A7QN128Q是一颗集成双 ADP32F036 控制器、完整信号采集链、智能电源管理单元、双 6NMOS 预驱动器、双 CAN/CAN-FD 控制器、双 LIN 驱动器的智能电机控制驱动器芯片,外接功率 NMOS 可单芯片组成双有刷/无刷电机执行器,同时实现单线控制和组网。

ADP32F036 控制器,两个 32 位定点 DSP 内核,主频 100M,搭载 2 x (18K x 16 位)SARAM、2 x (64K x 16 位)Flash、2 x (8K x 16 位)BootROM;集成两个可编程控制律加速单元(CLA);集成 19 路 PWM、4 个 HRCAP1 捕获单元、PWM 同步 ADC 触发单元的增强型 ePWM;集成 2 个 SPI、2 个 CAN/CANFD 控制器、2 个 LIN/SCI 控制器和 2 个 LIN 收发器通讯外设;支持 2x42 路 PIE 设置的中断,支持 17+14 个通用 IO;更多信息参考《ADP32F036 手册》。

信号采集链,包括 12 位 2x15 通道 ADC、2x1 个 OP、2x3 个 PGA、2x3 个 8考内置的电压比较器、2x3 个参考外置电压比较器;更多信息参考《ADP32F036 手册》。

电源管理单元,包括 2 个 40V 转 5VLDO、2 个 5V 转 1.2VLDO,2 个 5V 转 3.0VLDO,包括休眠控制模块,可实现超低功耗(最低功耗 100uA 以下)以及远程唤醒。

6NMOS 预驱动器, 2x6 路 NMOS Pre-Driver, 高侧 VCP 供电, 无需额外自举电路; 低侧 VGL 供电, 驱动电压稳定; 带 GDF、VDS、OTP、OCP 故障保护

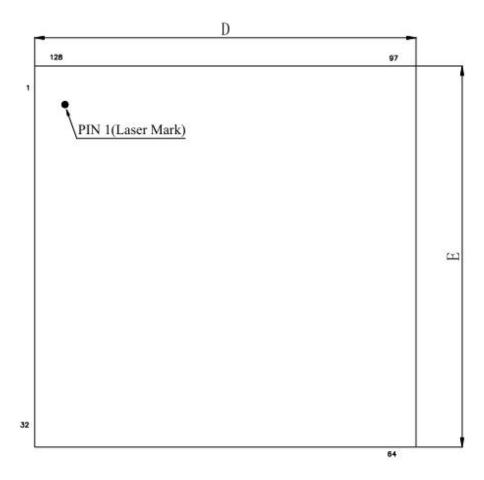
双 LIN 驱动器,可直接接入 LIN 总线网络实现组网,此外通过此接口可对进入休眠模式的芯片进行唤醒。

双 CAN/CAN-FD 控制器,可外接 CAN 收发器接入 CAN 总线网络实现组网。

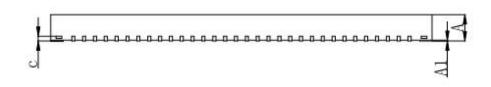


6.封装尺寸

VQFN128 单位: mm



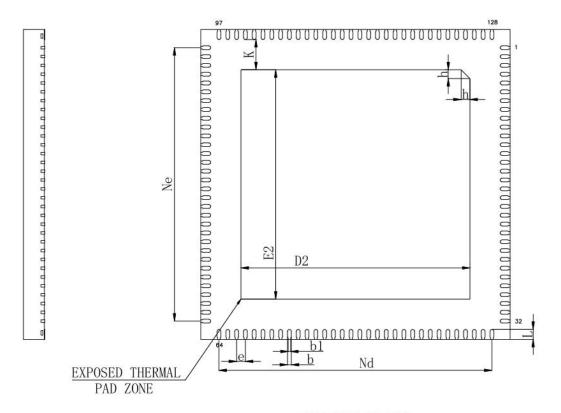
TOP VIEW



SIDE VIEW

VQFN128 单位: mm





BOTTOM VIEW

SYMBOL	MILLIMETER		
31 MBOL	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	0	0.02	0.05
b	0.10	0.15	0.20
b1	0.10REF		
c	0.152REF		
D	12.20	12.30	12.40
D2	9.00	9.10	9.20
e	0.35BSC		
Nd	10.85BSC		
Е	12.20	12.30	12.40
E2	9.00	9.10	9.20
Ne	10.85BSC		
L	0.35	0.40	0.45
h	0.30	0.35	0.40
K	1.20REF		



联系方式

公司网址: www.advancechip.com

联系邮箱: sales@advancechip.com

销售联系电话: 0731-88731027 (长沙)

公司总部地址: 长沙高新开发区东方红街道东方红北路 601 号湖南媒体艺术产业园 A5 栋

南京销售中心: 南京市雨秦淮区卡子门大街 19号 6号楼 15层

